

퀄리티스반도체, PCIe 4.0 12억원 공급계약

- ▶ 중화권 신규 거래처 확보
- ▶ 고부가가치 IP인 PCIe의 글로벌시장 진출

<2024-05-16> 초고속 인터페이스 IP(설계자산) 개발 전문기업인 퀄리티스반도체(대표 김두호)는 16일 중화권 네트워크 SoC전문 업체와 약 12억 원 규모의 계약을 체결했다고 공시했다. 이번 계약을 통해 퀄리티스반도체는 8나노 공정의 PCIe 4.0 PHY IP를 제공한다.

이번 계약은 최근 성사된 MicroBT사와의 계약에 이어 중화권에서의 두번째 고객이다. 특히 이번에는 신규고객사를 유치한 것으로 중화권 시장을 본격적으로 개척해 나가겠다는 퀄리티스반도체의 사업적 전략에 성공한 것이다.

2017년 설립 이후 퀄리티스반도체의 매출은 주로 모바일 AP와 카메라를 연결하는 MIPI IP와 TCON용 디스플레이 IP로 구성되어 있었으나 최근 PCIe PHY IP개발을 선제적으로 착수하면서 포트폴리오의 다변화를 주었다.

PCIe PHY IP는 메인보드와 솔리드스테이트드라이브(SSD), 그래픽처리장치(GPU) 등을 연결하는 인터페이스로 인공지능 시대에 필수적이다. 퀄리티스반도체의 PCIe PHY IP는 초미세 FinFET공정을 적용해 설계되었으며, PAM4(멀티 레벨 신호) 인코딩을 통해 2.5 Gb/s에서 최대 64 Gb/s에 이르는 빠른 데이터 전송 속도를 제공한다. 이처럼 빠른 속도를 지원하기 위해서는 PAM4 기술이 필수적인데 퀄리티스반도체는 2023년 100Gb/s급 인터페이스용 서데스(SERDES) IP 개발을 완료하였다. 더불어 과학기술정보통신부와 정보통신기획평가원이 지원하는 국책 과제 ‘차세대 지능형 반도체 기술개발(R&D)’에 주관업체로 선정되면서 800Gb/s급 인터커넥트를 위한 112G PAM4 서데스 IP 상용화와 차세대 표준을 위한 224 Gb/s 서데스 기술 개발을 시작했다.

김두호 대표는 "올해 미국과 중국의 글로벌 업체들과 다수의 계약이 성공적으로 체결된 것은 선제적 연구개발 덕분"이라며 "이번 계약은 국내가 아닌 글로벌회사에 퀄리티스반도체의 PCIe IP를 제공한 첫 사례로 의미가 크다" 라고 말했다.

PCIe PHY IP는 다양한 분야에 활용되는 범용성이 높은 IP이다. 첨단 인터커넥트 기술의 집약체라고 불리우는 고부가가치의 PCIe가 글로벌시장에 여러 차례 소개되고 제공되면서 퀄리티스반도체의 향후 실적에 긍정적인 요소가 되고 있다.